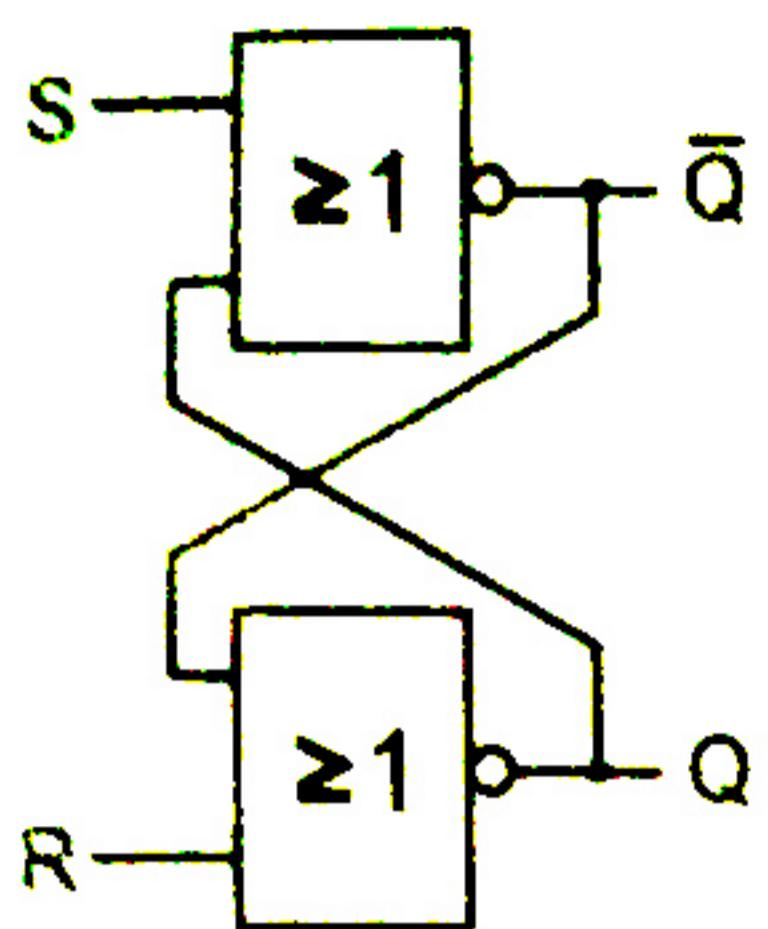


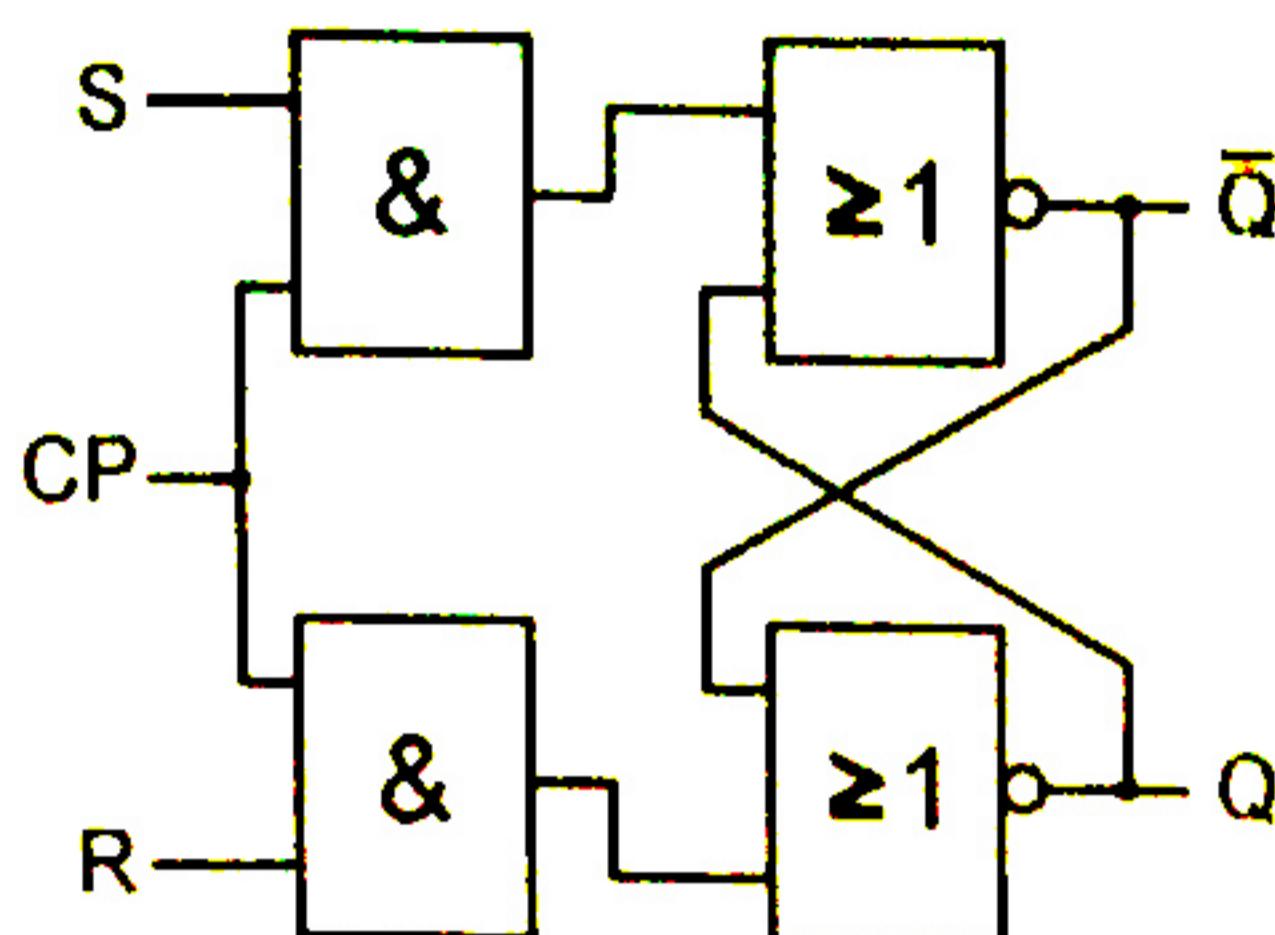
SR pomnilna celica

- Električna shema

nesinhronizirana SR



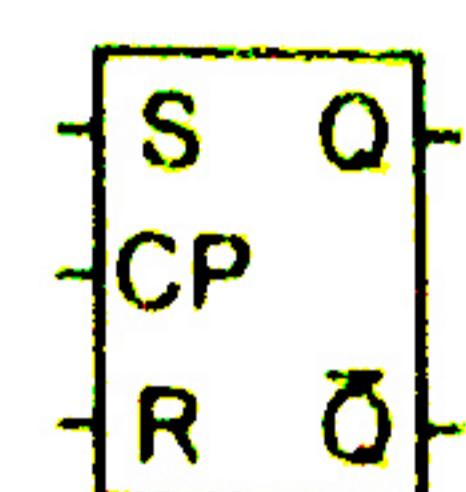
sinhronizirana SR



Pravilnostna tabela

S	R	Q	Q̄
0	0	Q	Q̄
0	1	0	1
1	0	1	0
1	1	0	0 → ni dovoljeno

Simbol



- Karakteristična tabela in karakteristična enačba ($Q_{(n)}$: sedanje stanje, $Q_{(n+1)}$: naslednje stanje)

$Q_{(n)}$	$S_{(n)}$	$R_{(n)}$	$Q_{(n+1)}$
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	X
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	X

$S_{(n)}$	$R_{(n)}$	$Q_{(n+1)}$
0	0	$Q_{(n)}$
0	1	0
1	0	1
1	1	?

Karakteristična enačba:

$$Q_{(n+1)} = S_{(n)} + \bar{R}_{(n)}Q_{(n)}, \text{ pri pogoju } S_{(n)}R_{(n)} = 0$$

Pri nesinhroniziranem SR je X nedovoljeno stanje (ker je $Q = \bar{Q}$), pri sinhroniziranem pa nedoločeno stanje (lahko je 0 ali 1).

- Vzbujalna tabela in diagram prehajanja stanj

$Q_{(n)}$	$Q_{(n+1)}$	$S_{(n)}$	$R_{(n)}$
0	0	0	X
0	1	1	0
1	0	0	1
1	1	X	0

X - poljubno (0 ali 1)

